

External Interface



Jee-Hwan Ryu

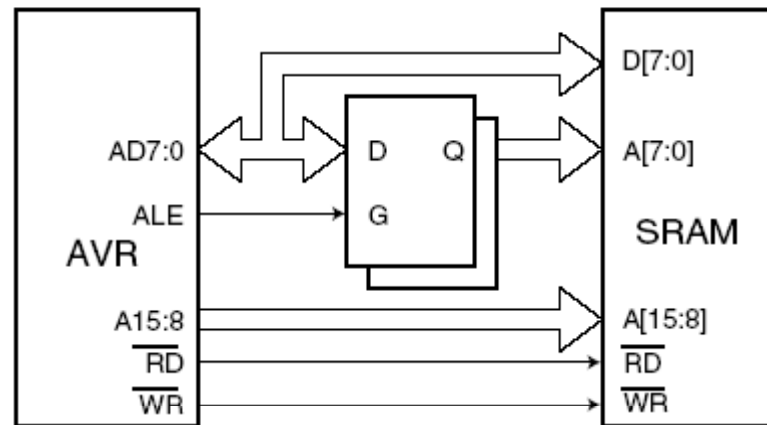
School of Mechanical Engineering
Korea University of Technology and Education

ATmega128의 외부 인터페이스

- 외부 데이터 메모리 영역 (External SRAM)
 - 64KB, 0x1100~0xFFFF
 - SRAM 혹은 각종 외부 I/O 확장에 사용할 수 있다.
- 기능 및 특성
 - 인터페이스 할 소자의 액세스 시간에 적합하도록 소프트웨어적으로 0~3개의 웨이트 사이클 설정 가능
 - 영역을 2개의 섹터로 분할 가능하고, 각각에 대하여 독립적인 웨이트 사이클 설정 가능
 - 16비트 어드레스의 상위 바이트 중에 필요한 개수만을 어드레스 버스로 동작하게 할 수 있다.
 - 데이터 버스 신호들의 동작 시 전류 소비량이 감소 되도록 버스키퍼 기능을 설정 가능

외부 인터페이스의 기본 동작

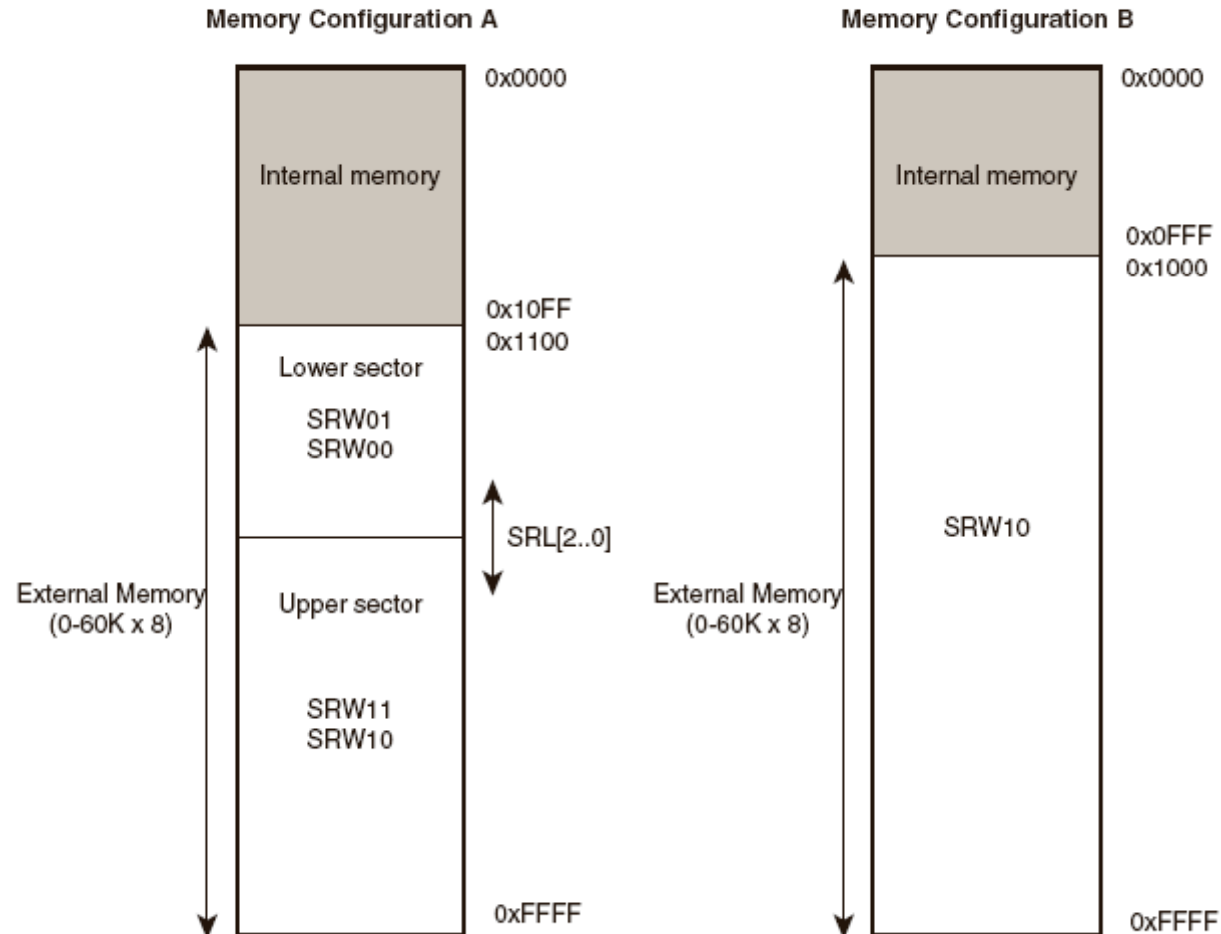
- 외부 인터페이스에 사용되는 신호
 - A15~A8, AD7~AD0, ALE, RD, WR
 - MCUCR 레지스터에 의하여 유효하도록 설정
- AD7~AD0
 - 핀 수를 절약하기 위하여 어드레스 버스의 하위 8비트와 데이터 버스를 시분할 다중화 시킨 것
 - 74573(8-bit 3-state transparent latch) 소자에 ALE 신호를 사용하여 분리 시킴



외부 데이터 메모리 영역의 섹터 분할

- ATmega128의 외부 데이터 메모리 영역은 사용자가 임의로 경계선을 지정하여 사이즈를 설정하는 방법으로 2개의 섹터로 나눌 수 있다.
- 나누어진 각 섹터는 독립적으로 웨이트 사이클 설정 가능
- 액세스 빠른 SRAM은 0 웨이트로 설정
- 상대적으로 속도가 느린 I/O 디바이스들은 적절한 웨이트 부여

섹터 설정이 가능한 외부 메모리



MCUCR (MCU Control Register)

- CPU의 전체적인 시스템 기능을 설정
- b7~b6: 외부 데이터 메모리 영역의 설정과 관련
- SRE (External SRAM/XREM Enable)
 - A15~A8, AD0~AD7, ALE, RD, WR 등과 같은 외부 데이터 메모리 영역의 액세스 신호들 유효하게 한다.
 - 그렇지 않으면 기본기능인 병렬포트로 동작
- SRW10 (Wait-state Select Bit)
 - XMCRA의 SRW11과 함께 외부 데이터 메모리 영역을 액세스할 때 부여하는 웨이트 사이클의 수를 지정

Bit	7	6	5	4	3	2	1	0	
	SRE	SRW10	SE	SM1	SM0	SM2	IVSEL	IVCE	MCUCR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

XMCRA (External Memory Control Register A)

- 메모리 영역을 분할 혹은 웨이트 사이클을 설정

Bit	7	6	5	4	3	2	1	0	
	-	SRL2	SRL1	SRL0	SRW01	SRW00	SRW11	-	XMCRA
Read/Write	R	R/W	R/W	R/W	R/W	R/W	R/W	R	
Initial Value	0	0	0	0	0	0	0	0	

SRL2	SRL1	SRL0	Sector Limits
0	0	0	Lower sector = N/A Upper sector = 0x1100 - 0xFFFF
0	0	1	Lower sector = 0x1100 - 0x1FFF Upper sector = 0x2000 - 0xFFFF
0	1	0	Lower sector = 0x1100 - 0x3FFF Upper sector = 0x4000 - 0xFFFF
0	1	1	Lower sector = 0x1100 - 0x5FFF Upper sector = 0x6000 - 0xFFFF
1	0	0	Lower sector = 0x1100 - 0x7FFF Upper sector = 0x8000 - 0xFFFF
1	0	1	Lower sector = 0x1100 - 0x9FFF Upper sector = 0xA000 - 0xFFFF
1	1	0	Lower sector = 0x1100 - 0xBFFF Upper sector = 0xC000 - 0xFFFF
1	1	1	Lower sector = 0x1100 - 0xDFFF Upper sector = 0xE000 - 0xFFFF

SRWn1	SRWn0	Wait States
0	0	No wait-states
0	1	Wait one cycle during read/write strobe
1	0	Wait two cycles during read/write strobe
1	1	Wait two cycles during read/write and wait one cycle before driving out new address

XMCRB (External Memory Control Register B)

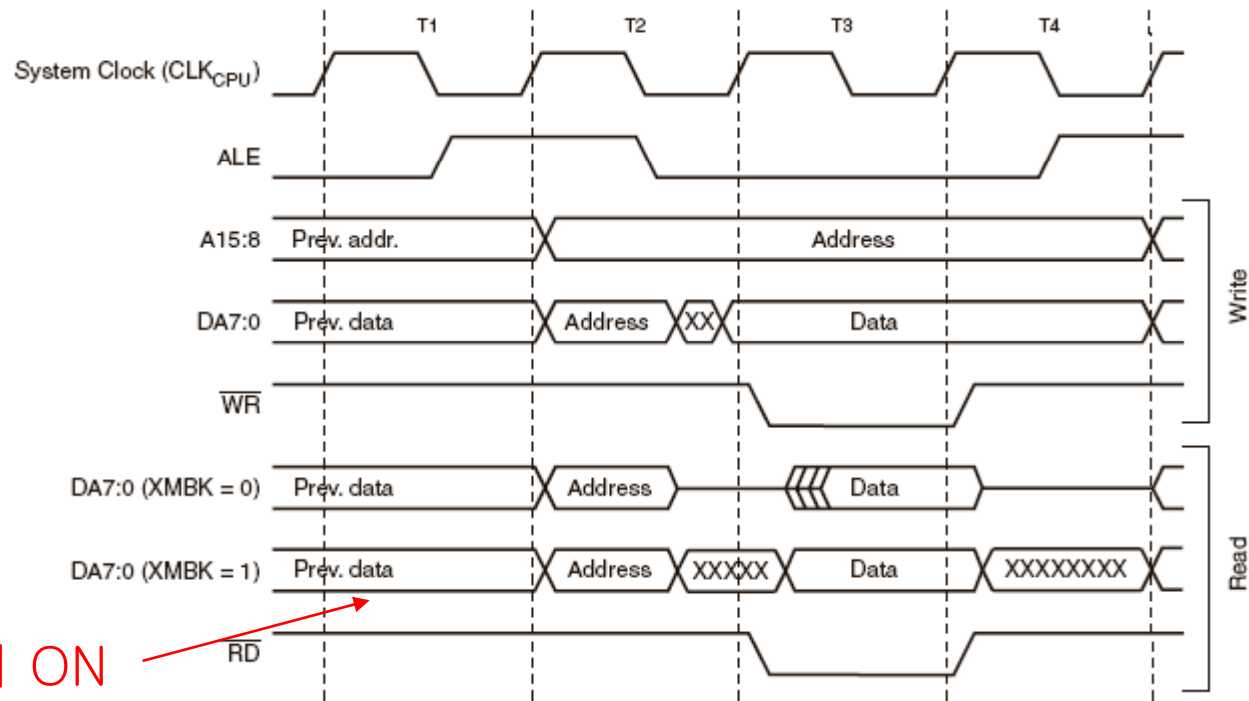
- XMBK (External Memory Bus-keeper Enable)
 - AD7~AD0 신호가 3-스테이트로 되어야 하는 동안에 이전의 값으로 출력 하도록 설정
- 외부 데이터 메모리 어드레스의 상위 바이트 중에 어디까지 어드레스 기능으로 사용할지 설정

Bit	7	6	5	4	3	2	1	0	
	XMBK	-	-	-	-	XMM2	XMM1	XMM0	XMCRB
Read/Write	R/W	R	R	R	R	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

XMM2	XMM1	XMM0	# Bits for External Memory Address	Released Port Pins
0	0	0	8 (Full 60 KB space)	None
0	0	1	7	PC7
0	1	0	6	PC7 - PC6
0	1	1	5	PC7 - PC5
1	0	0	4	PC7 - PC4
1	0	1	3	PC7 - PC3
1	1	0	2	PC7 - PC2
1	1	1	No Address high bits	Full Port C

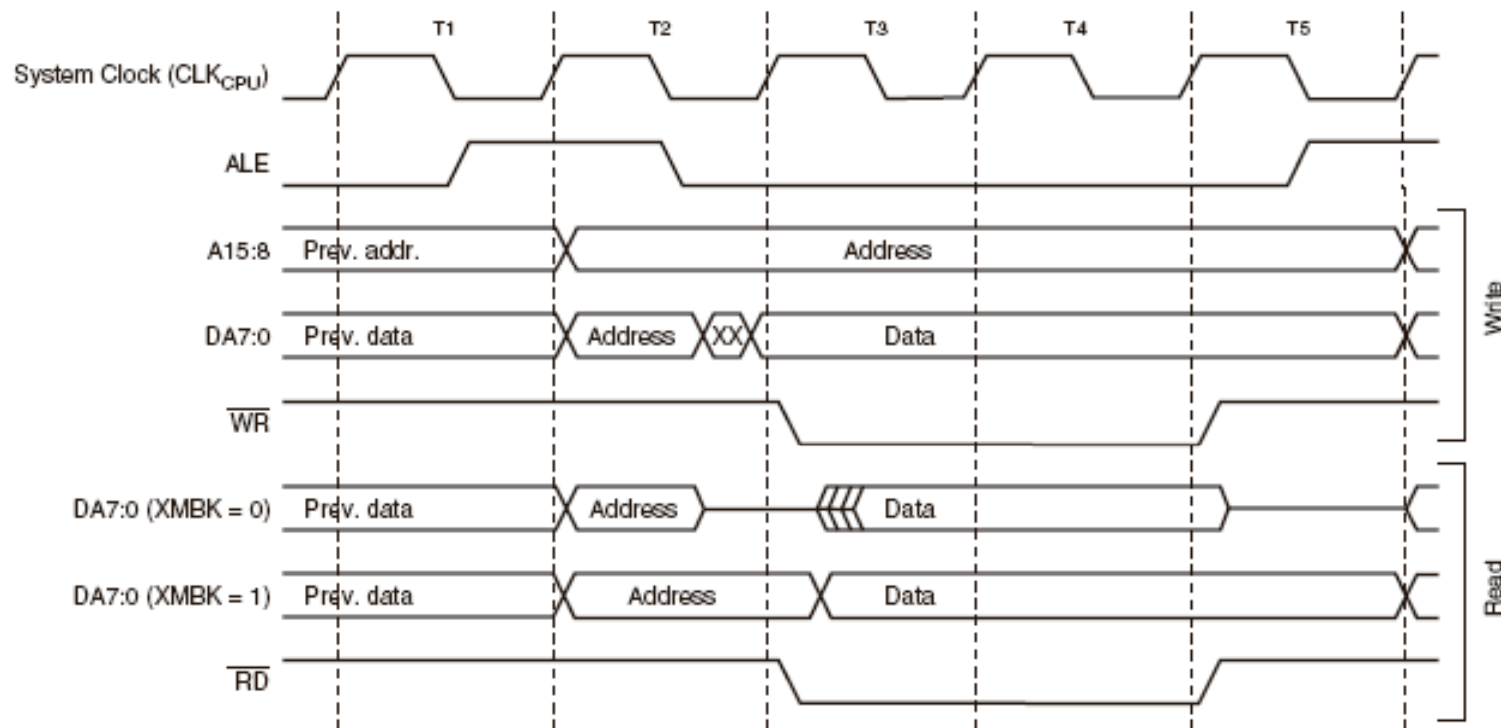
외부 액세스 동작 사이클 (No wait)

- 외부 데이터 메모리 액세스 동작은 기본적으로 3클럭 사이클에 수행
- 버스 키퍼 기능: 전력소비 줄이기 위하여 리드 동작시에 이 버스가 3-스태이트 상태로 들어가야하는 순간에 이전의 상태 값을 그대로 출력하게 함

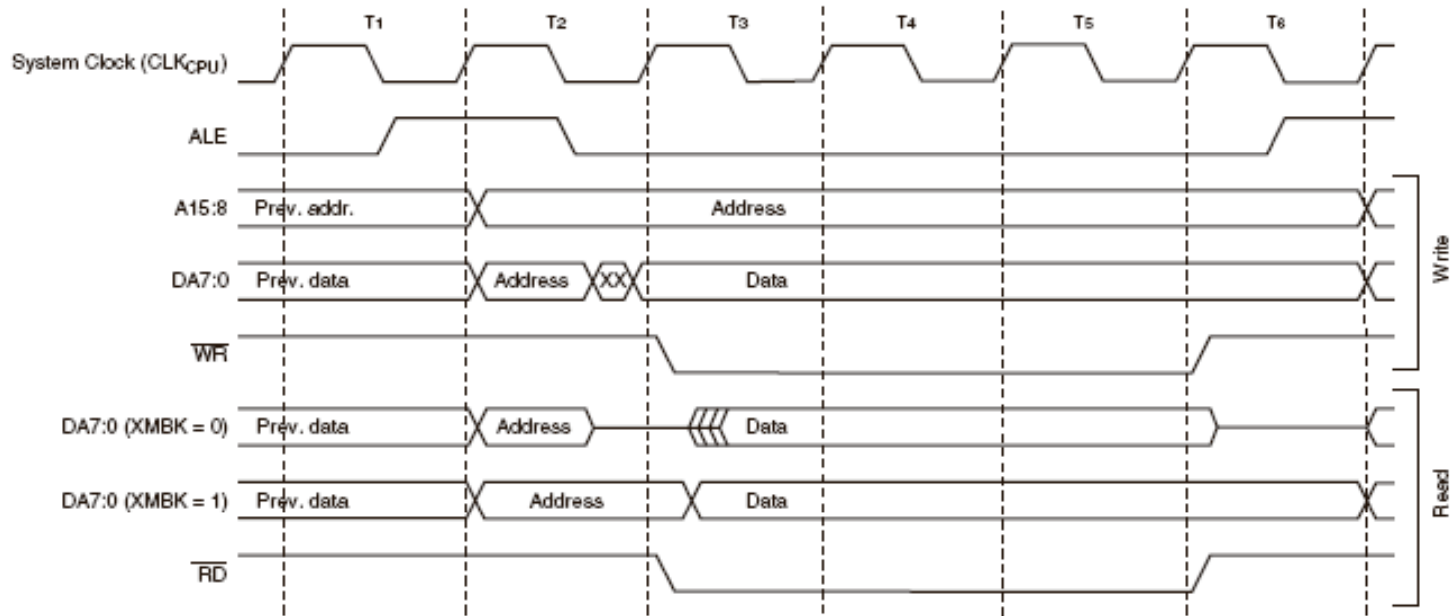


외부 액세스 동작 사이클 (1 wait-state)

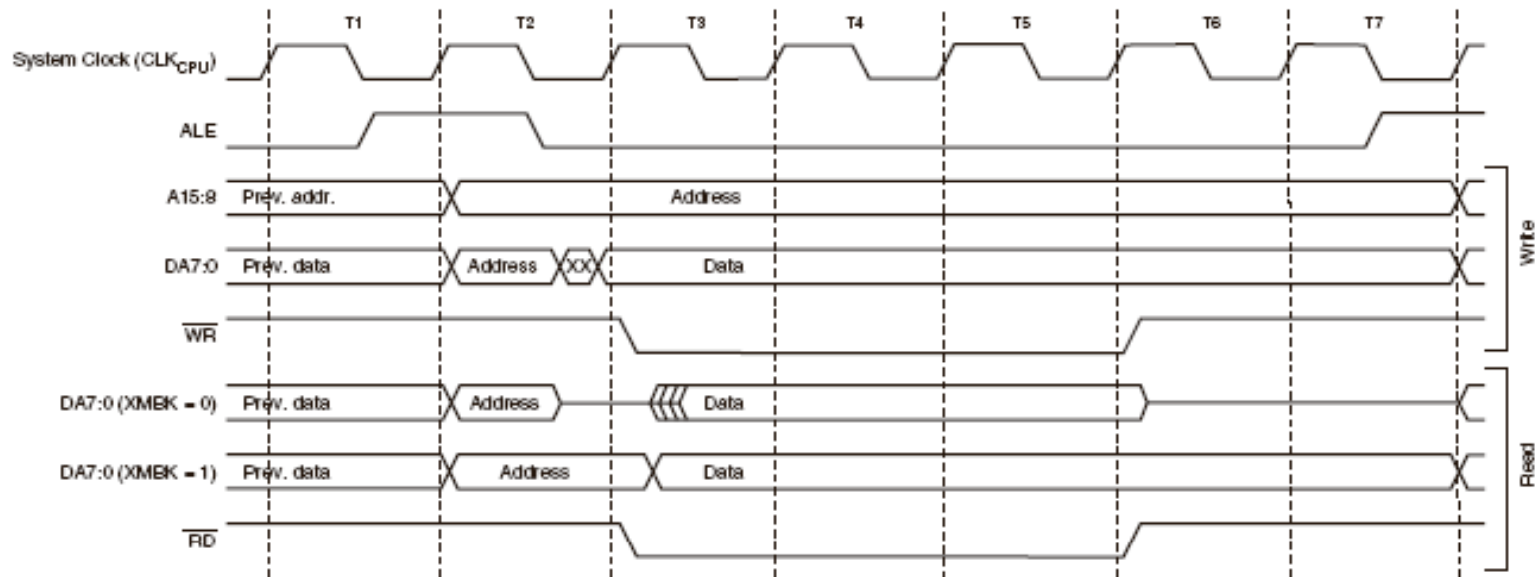
- MCUCR 및 XMCRA 레지스터를 이용해 소프트웨어적으로 1~3개의 웨이트 사이클을 줄 수 있다.



외부 액세스 동작 사이클 (2 wait-state)



외부 액세스 동작 사이클 (3 wait-state)



32KB의 외부 메모리 어드레스 맵

