

Timer/Counter 0, 2

Jee-Hwan Ryu

School of Mechanical Engineering
Korea University of Technology and Education

타이머/카운터 개요

- 입력으로 들어오는 펄스를 센하는 장치
- 타이머
 - 펄스의 소스: 마이크로컨트롤러의 크리스탈
- 카운터
 - 펄스의 소스: 마이크로컨트롤러의 외부 핀(카운터 전용 핀)
- ATmega128 타이머/카운터
 - 8비트: 타이머/카운터 0, 2
 - 16비트: 타이머/카운터 1, 3

ATmega128 타이머/카운터 기능

■ 인터럽트

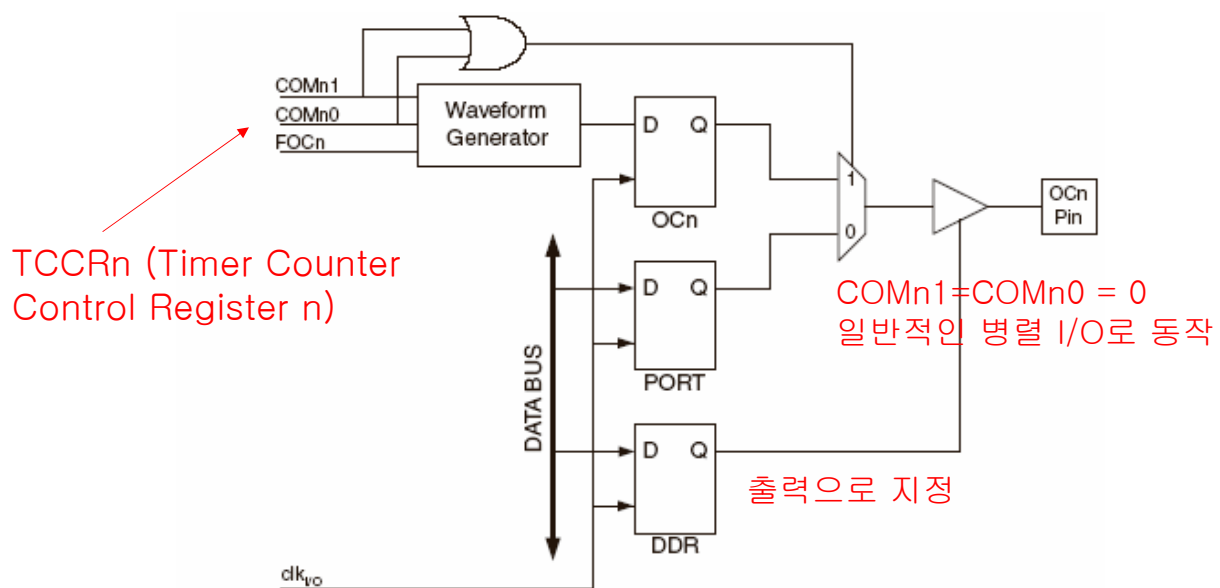
- Overflow interrupt: 카운터 값이 overflow 되는 경우
- Output compare match interrupt: 카운터 값이 출력비교 레지스터의 값과 같게 되는 경우
- Input capture interrupt

■ PWM 출력

- 출력비교 기능을 이용하여 출력비교 신호에 주기와 듀티비를 가변할 수 있는 출력신호 발생
- 출력신호는 OC0, OC1A, OC1B, OC1C, OC2, OC3A, OC3B, OC3C 등의 단자로 출력
- DDRx 레지스터를 사용하여 미리 해당포트를 출력으로 설정 필요

Korea University of Technology and Education

타이머/카운터 비교출력단자 내부 구성도

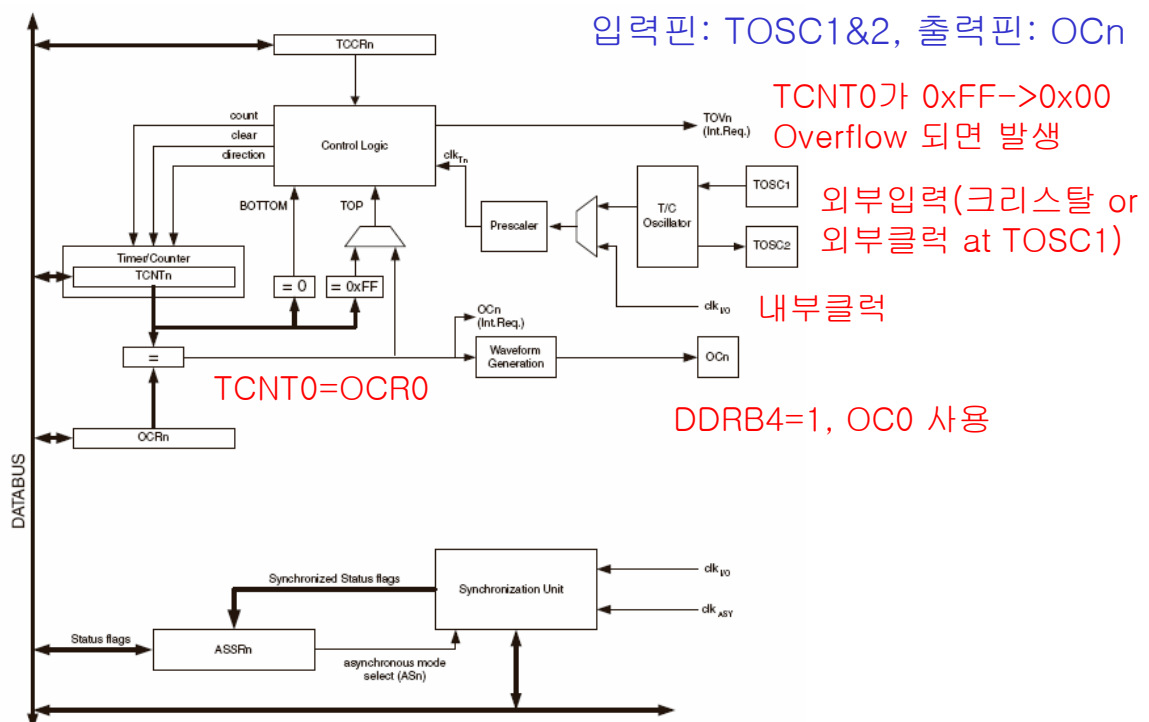


Korea University of Technology and Education

타이머/카운터 0

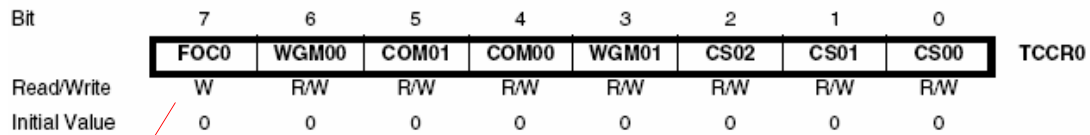
- PWM 및 비동기 동작 모드를 가지는 8비트 업/다운 카운터
- 프리스케일러를 통하여 내부/외부 클럭을 소스로 받아서 동작하는 타이머/카운터

기본 동작



TCCR0(Timer/Counter Control Register 0)

- 타이머/카운터 0의 동작 모드를 설정하고 프리스케일러의 분주비를 설정하는 기능 수행



- Force Output Compare: 강제로 즉시 OC0단자에 출력비교가 매치 된 것과 같은 출력 내보냄
- 특별한 경우가 아니면 0으로 설정

WGM01~00 (Waveform Generation Mode)

- 카운터의 동작순서를 제어하여 어떤 파형을 발생하느냐를 결정한다.

Table 52. Waveform Generation Mode Bit Description

Mode	WGM01 ⁽¹⁾ (CTC0)	WGM00 ⁽¹⁾ (PWM0)	Timer/Counter Mode of Operation	TOP	Update of OCR0 at	TOV0 Flag Set on
0	0	0	Normal	0xFF	Immediate	MAX
1	0	1	PWM, Phase Correct	0xFF	TOP	BOTTOM
2	1	0	CTC	OCR0	Immediate	MAX
3	1	1	Fast PWM	0xFF	TOP	MAX

COM01~00 (Compare Match Output Mode)

- OC0핀의 동작을 설정한다. 동작 모드에 따라 달라짐

non-PWM
Mode

COM01	COM00	Description
0	0	Normal port operation, OC0 disconnected.
0	1	Toggle OC0 on compare match
1	0	Clear OC0 on compare match
1	1	Set OC0 on compare match

Fast PWM
Mode

COM01	COM00	Description
0	0	Normal port operation, OC0 disconnected.
0	1	Reserved
1	0	Clear OC0 on compare match, set OC0 at TOP
1	1	Set OC0 on compare match, clear OC0 at TOP

Phase Correct
PWM Mode

COM01	COM00	Description
0	0	Normal port operation, OC0 disconnected.
0	1	Reserved
1	0	Clear OC0 on compare match when up-counting. Set OC0 on compare match when downcounting.
1	1	Set OC0 on compare match when up-counting. Clear OC0 on compare match when downcounting.

Korea University of Technology and Education

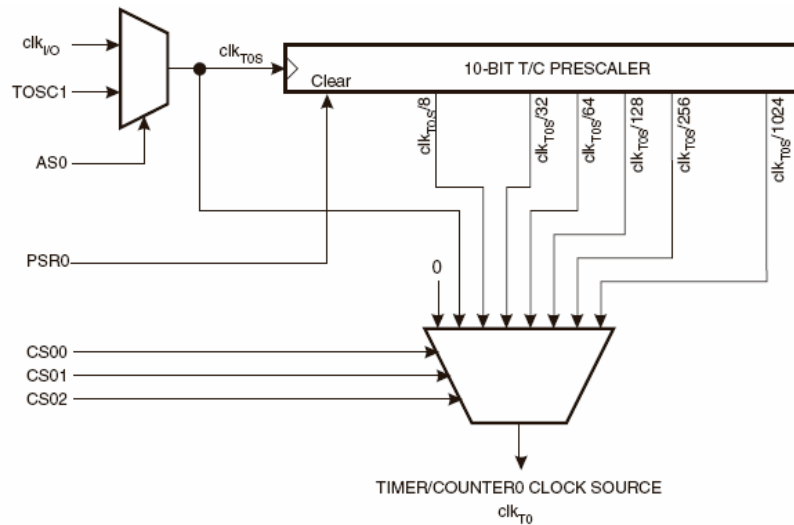
CS02~00 (Clock Select)

- Clock의 분주비를 선택

CS02	CS01	CS00	Description
0	0	0	No clock source (Timer/Counter stopped)
0	0	1	$\text{clk}_{\text{TOS}} / (\text{No prescaling})$
0	1	0	$\text{clk}_{\text{TOS}} / 8$ (From prescaler)
0	1	1	$\text{clk}_{\text{TOS}} / 32$ (From prescaler)
1	0	0	$\text{clk}_{\text{TOS}} / 64$ (From prescaler)
1	0	1	$\text{clk}_{\text{TOS}} / 128$ (From prescaler)
1	1	0	$\text{clk}_{\text{TOS}} / 256$ (From prescaler)
1	1	1	$\text{clk}_{\text{TOS}} / 1024$ (From prescaler)

Korea University of Technology and Education

Clock Source



Korea University of Technology and Education

TCNT0 (Timer/Counter Register 0)

- 타이머/카운터 0의 8비트 카운터 값을 저장하고 있는 레지스터
- 언제든지 R/W 가능하지만, 카운터 동작하고 있는 동안에는 수정하지 않는다

Bit	7	6	5	4	3	2	1	0	
	TCNT0[7:0]								TCNT0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Korea University of Technology and Education

OCR0 (Timer/Counter Output Compare Register 0)

- TCNT0값과 비교하여 OC0 단자에 출력신호를 발생하기 위한 8비트 값을 저장하는 레지스터

Bit	7	6	5	4	3	2	1	0	
	OCR0[7:0]								OCR0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

ASSR (Asynchronous Status Register)

- 타이머/카운터 0이 외부 클럭에 의하여 비동기 모드로 동작하는 경우에 관련된 기능을 수행
- AS0
 - 0: 내부클럭 clk_I/O 선택, 동기모드
 - 1: 외부 오실레이터 TOSC1 선택, 비동기 모드
- TCN0UB (Timer/Counter0 Update Busy)
 - 비 동기 모드 시, TCNT0 레지스터에 값을 쓰는 중이면 1, 쓰기가 완료되면 0
- OCR0UB (Output Compare Register 0 Update Busy)
- TCR0UB (Timer/Counter Control Register 0 Update Busy)

Bit	7	6	5	4	3	2	1	0	
	-	-	-	-	AS0	TCN0UB	OCR0UB	TCR0UB	ASSR
Read/Write	R	R	R	R	R/W	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

TIMSK (Timer/Counter Interrupt Register)

- 타이머/카운터 0~2가 발생하는 인터럽트를 개별적으로 허용하는 기능을 수행
- OCIE0 (Timer/Counter0 Output Compare Match Interrupt Enable)
 - 이것이 1이고, SREG(I=1)이면, 타이머/카운터 0의 출력비교 인터럽트 허용
 - 출력비교 인터럽트 발생, TIFR 레지스터의 OCF0->1 이면 인터럽트 처리
- TOIE0 (Timer/Counter0 Overflow Interrupt Enable)
 - 이것이 1이고, SREG(I=1)이면, 타이머/카운터 0의 overflow 인터럽트 허용
 - overflow 인터럽트 발생, TIFR 레지스터의 TOV0->1 이면 인터럽트 처리

Bit	7	6	5	4	3	2	1	0	
	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	TIMSK
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

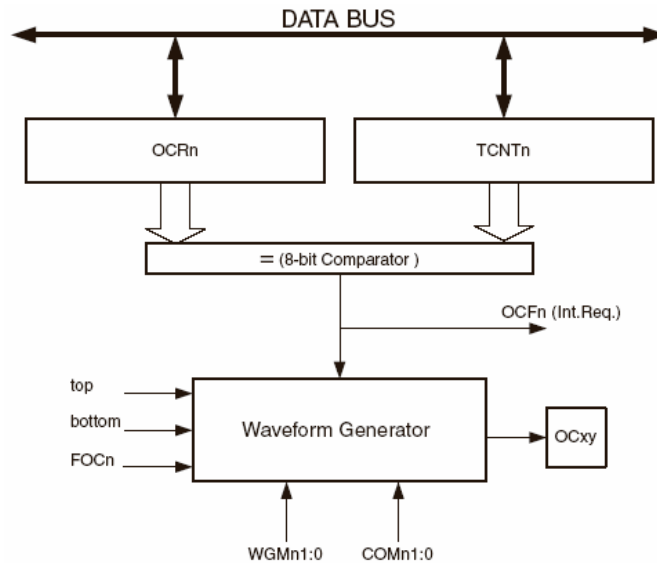
TIFR (Timer/Counter Interrupt Flag Register)

- 타이머/카운터 0~2가 발생하는 인터럽트 플래그를 저장하는 레지스터
- OCF0 (Output Compare Match Flag 0)
 - TCNT0 = OCR0 -> OCF0 = 1 (출력비교 인터럽트 요청)
 - 인터럽트가 처리되기 시작하면, 0으로 클리어 됨
- TOV0 (Timer/Counter0 Overflow Flag)
 - Overflow 발생하면 1로 세트, overflow 인터럽트 요청
 - 인터럽트가 처리되기 시작하면, 0으로 클리어 됨

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

동작 모드

- TCCR0의 WGM01~00에 의하여 동작모드 결정
- COM01~00에 의하여 출력신호의 동작 지정, OC0단자에 어떤 파형 출력할지 결정



Korea University of Technology and Education

일반 모드

- WGM01:00 = 00
- TCNT0 이 항상 상향 카운터로만 동작
 - 클럭 입력에 의하여 0x00 -> 0xFF 계수동작 반복, 클리어 없음
- 0xFF -> 0x00 순간
 - TOV0 -> 1, overflow 인터럽트 발생

Korea University of Technology and Education

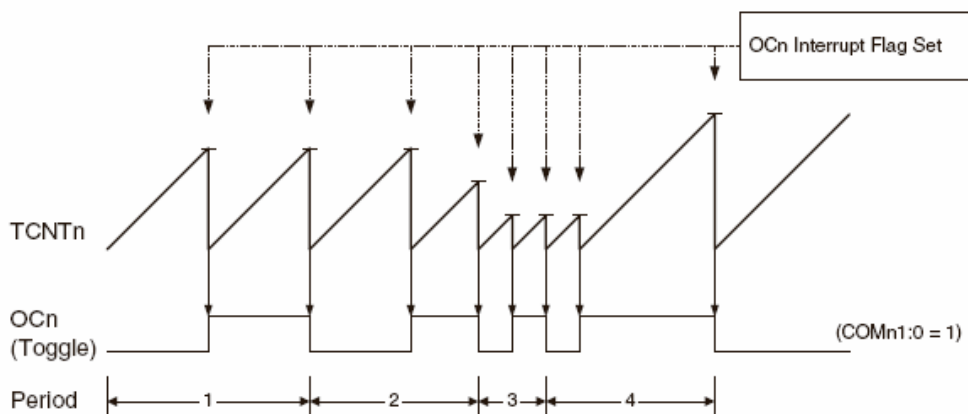
CTC (Clear Timer on Compare Match) 모드

- WGM01:00 = 10
- TCNT0 = OCR0
 - 다음 클럭 사이클에서 TCNT0 → 0x00
 - 클럭 입력에 의하여 TCNT0 는 0x00 ~ OCR0 계수동작 반복
- TOP → 0x00 순간
 - OCF0 = 1, 출력비교 인터럽트 발생
- 카운트 도중에 OCR0 에 TCNT0값보다 작은 값을 쓰면
 - 그 주기에는 출력비교 실패, TCNT0 → 0xFF 까지 증가
 - 오버플로우 인터럽트 발생
- COM01:00 = 01
 - OC0 단자가 출력파형을 발생

타이머/카운터 0의 CTC모드 동작

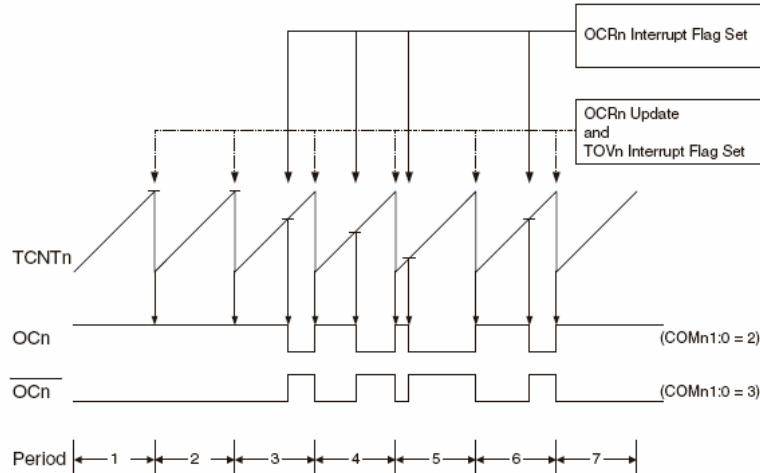
$$f_{OC0} = \frac{f_{clk_I/O}}{2N(1 + OCR0)} = \frac{f_{clk_T0}}{2(1 + OCR0)}$$

N (프리스케일러 분주비) = 1, 8, 32, 64, 128, 256, 1024



고속 PWM 모드

- WGM01:00 = 11
- 높은 주파수의 PWM 출력 파형을 발생하는데 유용
- TCNT0 계수동작, 0x00 → 0xFF 반복적 수행
- TCNT0 = OCR0 → OC0 = 0 (다음 클럭)
- TCNT0 (0xFF → 0x00) → OC0 = 1



Korea University of Technology and Education

고속 PWM 모드

- OCR0 = 0x00
 - TCNT0 의 값이 0x00이 되는 1 타이머 클럭 사이클 동안에
만 좁은 스파이크로 나타남
 - 듀티비 1/256
- OCR0 = 0xFF
 - 계속 H, 또는 계속 L

$$f_{OC0_PWM} = \frac{f_{clk_I/O}}{N256} = \frac{f_{clk_T0}}{256}$$

Korea University of Technology and Education

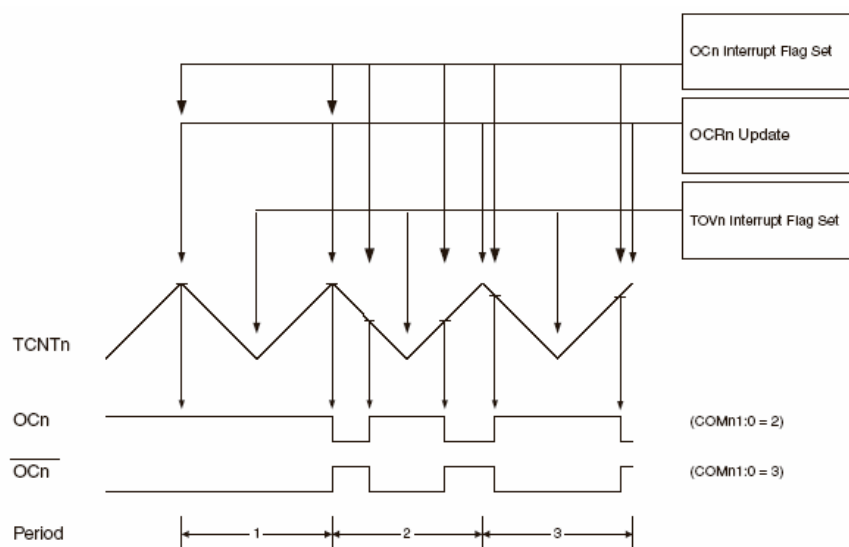
위상교정 PWM 모드

- WGM01:00 = 01
- 높은 분해능의 PWM 출력 파형을 발생하는데 유용하다
- Dual-slope operation
 - TCNT0: 0x00 → 0xFF → 0x00 반복
- 상향 카운터 시 TCNT0 = OCR0 → OC0 = 0
- 하향 카운터 시 TCNT0 = OCR0 → OC0 = 1
- 주파수는 낮아졌으나 분해능은 고속 PWM모드에 비해 거의 2배
- OCR0=0xFF(계속 H) or 0x00(계속 L)

$$f_{OC0_PWM} = \frac{f_{clk_I/O}}{N510} = \frac{f_{clk_T0}}{510}$$

Korea University of Technology and Education

위상교정 PWM 모드



Korea University of Technology and Education

동작 타이밍

Figure 41. Timer/Counter Timing Diagram, No Prescaling

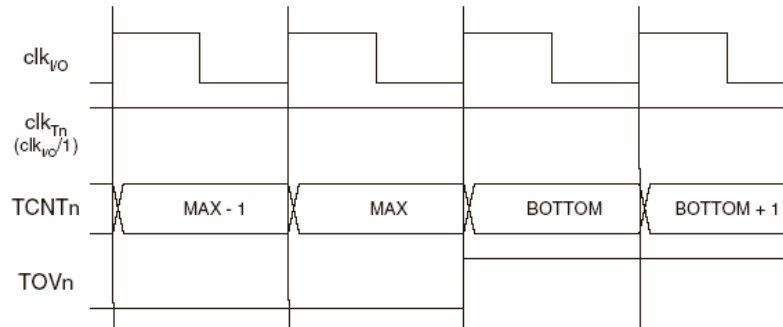
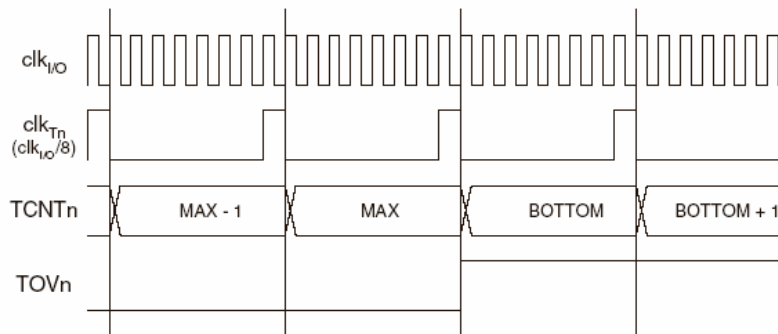


Figure 42. Timer/Counter Timing Diagram, with Prescaler ($f_{clk_I/O}/8$)



동작 타이밍

Figure 43. Timer/Counter Timing Diagram, Setting of OCF0, with Prescaler ($f_{clk_I/O}/8$)

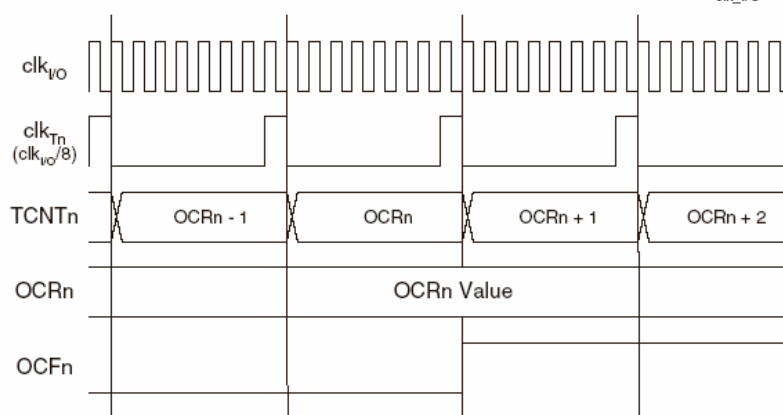
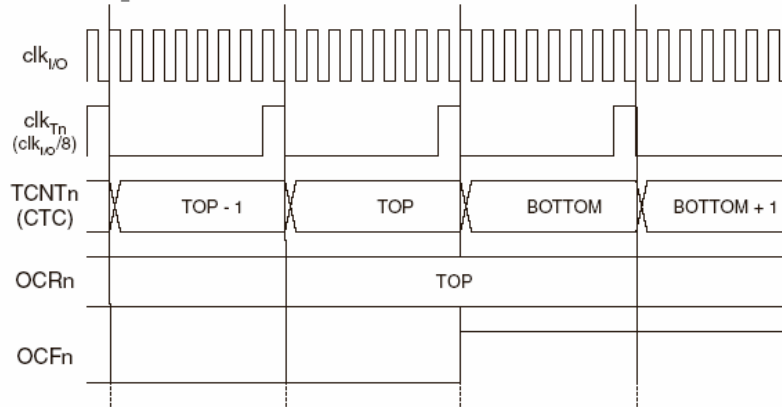


Figure 44 shows the setting of OCF0 and the clearing of TCNT0 in CTC mode.

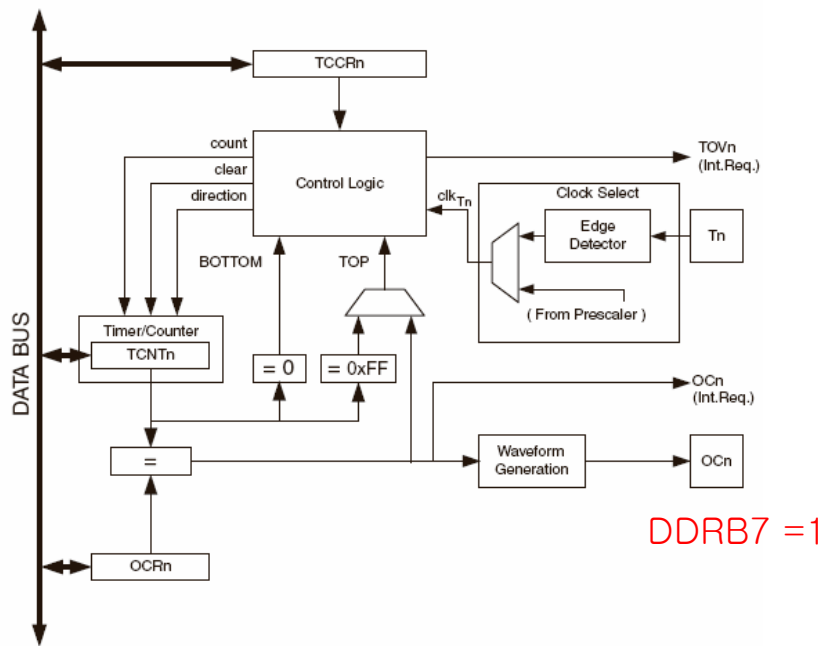
Figure 44. Timer/Counter Timing Diagram, Clear Timer on Compare Match Mode, with Prescaler ($f_{clk_IO}/8$)



타이머/카운터 2

- PWM 및 비동기 동작 모드를 가지는 8비트 업/다운 카운터
- 프리스케일러를 통하여 내부/외부 클럭을 소스로 받아서 동작하는 타이머/카운터
- 타이머/카운터 0와 상당히 유사
 - 타이머/카운터 0이 TOSC1와 TOSC2 단자에 크리스탈을 접속하여 비동기 동작모드를 가지는데 비하여, 타이머/카운터 2는 T2 핀으로 입력되는 외부 클럭을 사용하는 카운터 모드 기능을 가지는 점을 제외하면 상당히 유사하다

기본 동작



Korea University of Technology and Education

TCCR2 (Timer/Counter Control Register 2)

Bit	7	6	5	4	3	2	1	0	
	FOC2	WGM20	COM21	COM20	WGM21	CS22	CS21	CS20	TCCR2
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Table 64. Waveform Generation Mode Bit Description

Mode	WGM21 (CTC2)	WGM20 (PWM2)	Timer/Counter Mode of Operation	TOP	Update of OCR2 at	TOV2 Flag Set on
0	0	0	Normal	0xFF	Immediate	MAX
1	0	1	PWM, Phase Correct	0xFF	TOP	BOTTOM
2	1	0	CTC	OCR2	Immediate	MAX
3	1	1	Fast PWM	0xFF	TOP	MAX

Table 65. Compare Output Mode, Non-PWM Mode

COM21	COM20	Description
0	0	Normal port operation, OC2 disconnected.
0	1	Toggle OC2 on compare match
1	0	Clear OC2 on compare match
1	1	Set OC2 on compare match

Korea University of Technology and Education

TCCR2 (Timer/Counter Control Register 2)

Table 66. Compare Output Mode, Fast PWM Mode⁽¹⁾

COM21	COM20	Description
0	0	Normal port operation, OC2 disconnected.
0	1	Reserved
1	0	Clear OC2 on compare match, set OC2 at TOP
1	1	Set OC2 on compare match, clear OC2 at TOP

Table 67. Compare Output Mode, Phase Correct PWM Mode⁽¹⁾

COM21	COM20	Description
0	0	Normal port operation, OC2 disconnected.
0	1	Reserved
1	0	Clear OC2 on compare match when up-counting. Set OC2 on compare match when downcounting.
1	1	Set OC2 on compare match when up-counting. Clear OC2 on compare match when downcounting.

Korea University of Technology and Education

Clock 분주비

Table 68. Clock Select Bit Description

CS22	CS21	CS20	Description
0	0	0	No clock source (Timer/Counter stopped)
0	0	1	clk_{IO} /(No prescaling)
0	1	0	$\text{clk}_{\text{IO}}/8$ (From prescaler)
0	1	1	$\text{clk}_{\text{IO}}/64$ (From prescaler)
1	0	0	$\text{clk}_{\text{IO}}/256$ (From prescaler)
1	0	1	$\text{clk}_{\text{IO}}/1024$ (From prescaler)
1	1	0	External clock source on T2 pin. Clock on falling edge
1	1	1	External clock source on T2 pin. Clock on rising edge

Korea University of Technology and Education

레지스터

Bit	7	6	5	4	3	2	1	0	
	TCNT2[7:0]								TCNT2
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Bit	7	6	5	4	3	2	1	0	
	OCR2[7:0]								OCR2
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Bit	7	6	5	4	3	2	1	0	
	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	TIMSK
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	